

Diseño y construcción de una fuente *Buck* controlada por un FPGA para un inversor trifásico

Design and construction of a Buck source controlled by an FPGA for a three-phase inverter

Pérez-Merlos, J.C.¹ , Salgado-Gallegos, M.^{1*} , Albarrán-Trujillo, S. E.¹ , Pérez-Merlos, J.J.² 
(*jccjc63@yahoo.com)

Recibido: 27 de noviembre de 2023 Aceptado: 6 de enero de 2024

RESUMEN

Actualmente los convertidores de corriente directa a corriente directa están teniendo mucha demanda debido a su utilización en diferentes fuentes de energías renovables, autos eléctricos y micro redes eléctricas. En este trabajo se diseñó y se construyó una fuente Buck con un PWM basado en una ecuación lineal y programado por una tarjeta FPGA en VHDL para un inversor que alimenta un motor trifásico; el resultado mostró que la fuente varió su

voltaje de 21 a 50 voltios para una variación de 30 al 70 % de la velocidad del motor. Se obtuvo una ecuación de regresión lineal entre el valor del convertidor analógico a digital y el voltaje de la fuente Buck, el coeficiente de determinación resultante fue de 0.99, lo cual indica una relación aceptable.

Palabras clave: Convertidor CD a CD, fuente reductora, fuente Buck, FPGA, VHDL

ABSTRACT

Currently, direct current to direct current converters is in high demand due to their use in different renewable energy sources, electric cars and electrical microgrids. In this work, a Buck source was designed and built with a PWM based on a linear equation

and programmed by an FPGA card in VHDL for an inverter that powers a three-phase motor; The result showed that the source varied its voltage from 21 to 50 volts for a variation of 30 to 70 % of the engine speed. A linear regression equation was obtained

¹Facultad de Ingeniería de la Universidad Autónoma del Estado de México. Paseo Universidad S/N. Toluca, Estado de México, México. CP. 50130.

²Facultad de Ingeniería de la Universidad Tecnológica de la Zona Metropolitana de Guadalajara. Carretera Santa Cruz a San Isidro Km. 4.5 Santa Cruz de la Flores Tlajomulco de Zúñiga, Jalisco México. 45640.



ned between the value of the analog to digital converter and the voltage of the Buck source, the resulting coefficient of determination was 0.99, which indicates an acceptable relationship.

Keywords: *CD to CD Converter, Step Down Source, Buck Source, FPGA, VHDL*

INTRODUCCIÓN

Los convertidores CD (Corriente Directa) a CD son configuraciones de electrónica de potencia que permiten, a partir de una fuente de CC (Corriente Continua) constante, controlar el voltaje de CD a la salida del convertidor. Se puede considerar a un convertidor como el equivalente en CD a un transformador de CA (Corriente Alterna), con una relación de vueltas que varía en forma continua. Al igual que un transformador, se puede usar para elevar o disminuir el voltaje de una fuente [1].

Las configuraciones básicas son tres: Buck (reductora), Boost (elevadora) y Buck-Boost (elevadora-reductora). Cada configuración a su vez contiene cuatro elementos básicos: bobina (L), capacitor (C), diodo y un interruptor controlado (Q), como se observa en la Figura 1. En un principio, los interruptores, eran transistores bipolares para pequeñas corrientes. Los SCR, con circuitos de bloqueo, se utilizaban para convertidores de mayor potencia. Hoy en día se emplean Transistores de Efecto de Campo de Metal Óxido Semiconductor de potencia (MOSFET) [2].

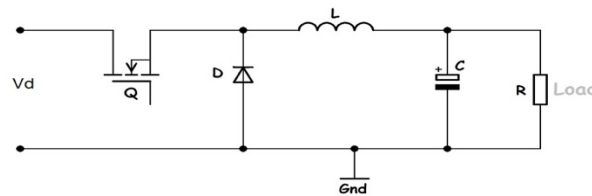


FIGURA 1. *Diagrama eléctrico de convertidor Reductor (Buck). Fuente: [3].*

En el tipo de convertidor Buck, la salida de voltaje es menor que la de la entrada, la reducción del voltaje se hace cambiando el ciclo de trabajo (PWM) del elemento de conmutación, en este caso se usa un MOSFET de potencia. En la Figura 2, se puede observar el diagrama eléctrico básico de un convertidor reductor Buck [3].

De acuerdo con Ballester et al (2012), las ecuaciones de diseño de un convertidor Buck con carga pasiva, se pueden desglosar a partir de la Figura 1 [3]. También comentan que las etapas para el funcionamiento del convertidor en forma resumida son: estado ON en el cual el dispositivo de conmutación permite el incremento lineal de la corriente a través del inductor (IL), encontrándose el diodo bloqueado y un estado OFF en el cual el diodo entra en conducción, disminuyendo linealmente la corriente almacenada en el inductor, las Figuras 2 y 3 muestran el circuito equivalente en cada uno de los estados

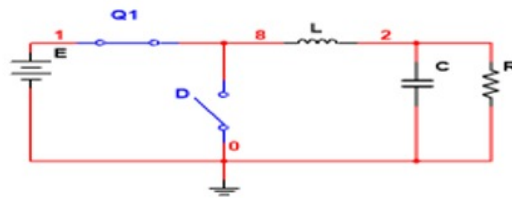


FIGURA 2. Diagrama eléctrico genérico de un convertidor reductor (Buck), cuando el transistor está cerrado y el diodo abierto. Fuente: Elaboración propia.

respectivamente, así como la forma de la señal de corriente en el inductor en la Figura 4 [3].

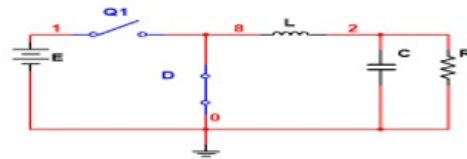


FIGURA 3. Diagrama eléctrico genérico de un convertidor reductor (Buck), cuando el transistor está abierto y el diodo cerrado. Fuente: Elaboración propia.

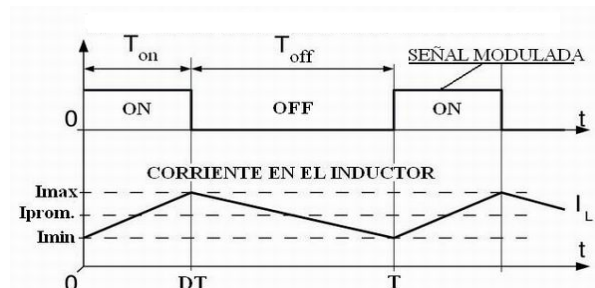


FIGURA 4. Forma de la corriente en el inductor durante el encendido (T_{on}) y apagado (T_{off}) del transistor. Fuente: [3].

Este convertidor puede funcionar de dos maneras: en conducción continua cuando $I_L > 0$, o en modo conducción discontinua cuando $I_L < 0$. Para el circuito de la Figura 3, suponiendo que en el instante inicial $t=0$ el sistema está en reposo, al cerrar el interruptor (el transistor Q), en el instante $t=0$, aparecerá una corriente de maya entre E, L, R-C [3].

Al abrir el interruptor, en el instante $t=T_{encendido}$ el diodo D conducirá la corriente de carga que decrecerá hasta finalizar el periodo T_s . Si en este instante, en que de nuevo se cierra el interruptor, la corriente por la carga todavía no es igual a cero, el sistema se encuentra en régimen o modo de conducción

continua (MCC), en caso contrario el sistema se encuentra en régimen o de conducción discontinua o (MCD) [3].

En el circuito de la Figura 3, la función del condensador C es mantener en los bornes de la resistencia R un voltaje constante. En este trabajo se utiliza el sistema en modo continuo [3].

El valor medio de la tensión en la resistencia VR coincide con el valor medio en la carga L-R-C ya que en el régimen permanente, el valor medio de la tensión en los bornes de la inductancia VL es nulo. También, el valor medio de la corriente por la inductancia coincide con el valor medio de la corriente por la resistencia ya que, en régimen permanente, el valor medio de la corriente en el condensador es cero, esto es $I_L = I_R$ [3].

El desarrollo análítico completo se incluye en Ballesteres (2012), las ecuaciones que él propone, permiten precisar la evolución de la corriente por la inductancia, al quedar determinados los valores de $I_{L,min}$ e $I_{L,max}$. El rizado de la corriente en la inductancia se puede expresar de la siguiente forma [3].

Esta ondulación es máxima para cuando la modulación ancho pulso definida como $D = 0.5$ e igual a la Ec. 1:

$$I_L = \frac{E}{4f_s L} \quad (1)$$

Siendo f_s la frecuencia de conmutación del circuito ($f_s = 1/T_s$), la expresión anterior indica que el rizado de la corriente es inversamente proporcional a L y a f_s , de forma que para mantener el rizado a un determinado valor, es posible disminuir el valor de la inductancia y aumentar la frecuencia de conmutación, solución tecnológica que impone, para estos convertidores, un aumento de la densidad de potencia basado en dispositivos que, cada vez han de permitir una mayor frecuencia de conmutación [3].

También se puede encontrar el rizado del capacitor usando la siguiente ecuación, de acuerdo a Ballester (2012) (Ec. 2 y Ec. 3).

$$\Delta V_C = \frac{1}{C} \int_{t_1}^{t_2} i_c(t) dt \quad (2)$$

$$\Delta V_C = \frac{1}{C} \frac{1}{2} \frac{T_{total}}{2} \frac{\Delta I_L}{2} = \frac{\Delta I_L T_{total}}{8C} = \frac{\Delta I_L}{8f_s C} \quad (3)$$

Nótese que el rizado del voltaje del capacitor es inversamente proporcional a la capacitancia y a la frecuencia de conmutación.

Rashid (2015), propone también otra fórmula de encontrar el rizo de voltaje del capacitor, como sigue [4] (Ec. 4 y Ec. 5):

$$\Delta I = \frac{V_{\min}(V_{ent} - V_{\min})}{fLV_{ent}} \quad (4)$$

$$\Delta V_C = \frac{V_{\min}(V_{ent} - V_{\min})}{8LCf^2V_{ent}} \quad (5)$$

Para calcular la conducción crítica y pasar del modo continuo al discontinuo se parte de la condición crítica $I_{L,\min} = 0$. El valor de la inductancia que hace que se cumpla esta condición se denomina inductancia crítica y su valor se deduce de la Ec. 6.

$$0 = I_l - \frac{\Delta I_L}{2} = I_L = \frac{E - V_R}{2L_{crit}} * T_{encendido} = L_{crit} = \frac{E - V_R}{2I_L} * T_{encendido} \quad (6)$$

De la cruz (2014), comentó que una fuente de energía fotovoltaica requiere de los sistemas que muestra la Figura 5, un banco capacitores, otro de baterías y varias fuentes de conversión tanto de corriente directa a corriente directa (CD/CD) como de corriente directa a corriente alterna (CA/CA) para que pueda alimentar una carga o a la red principal de energía eléctrica [5].

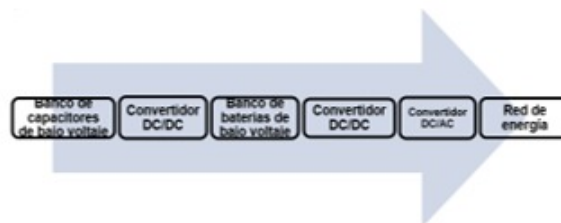


FIGURA 5. Sistema general de un generador de energía eléctrico fotovoltaico. Fuente: [5].

Kosenko (2015) [6], opinó que los sistemas fotovoltaicos son seguros para cualquier ambiente, fáciles de instalar y mantener, pueden trabajar en cualquier parte del mundo sin violar la tranquilidad de las personas diferentes a otros tipos de energía renovable, y afirma que la energía solar es una de las fuentes de energía más prometedora. También menciona que una de las principales desventajas de las celdas fotovoltaicas es su alta dependencia de la potencia de salida y la radiación solar, la temperatura y la carga eléctrica; considera que hay necesidad de investigar más acerca de las fuentes de corriente directa como red de alimentación, ya que en muchas aplicaciones se requiere de convertidores de corriente directa a corriente alterna en sus diferentes modalidades, y propone varias topologías de conexión entre

diferentes inversores hacia una red principal resaltando la importancia de la electrónica de potencia en esta perspectiva [6].

DanaSherka et al (2023), utilizaron una fuente Buck controlada con una modulación ancho de pulso (PWM), comentan que este tipo de convertidor DC/DC permite un arranque suave en un motor de DC (corriente directa). Proponen un algoritmo de control basado en un modo deslizante de alto orden (HOSM) para control de un motor de DC de magneto permanente (PMDC) a partir de una fuente Buck bajo diferentes condiciones de carga, el algoritmo fue simulado en MatLabMR, el resultado mostró que la velocidad se mantiene constante con diferentes cargas [7].

Baldivieso et al (2021), comentaron que hoy en día las fuentes DC/DC están siendo aplicadas en sistemas complejos como vehículos eléctricos y aeronaves. Además, que una micro red de sistemas de DC puede crecer desde simples aplicaciones fotovoltaicas como sistemas de almacenamiento hasta sistemas altamente complejos que evolucionan constantemente con topologías tipo red que sugieren una tendencia hacia la descentralización. También propusieron de manera analítica un controlador primario descentralizado junto con un controlador secundario para una red de convertidores de potencia Buck conectados en topología malla o red, y utilizaron una función de Lyapunov para conseguir una estabilidad asintótica de un punto de equilibrio usando el principio de invarianza [8].

Kolokolov et al (2015), trabajaron sobre un análisis experimental de bifurcaciones sobre la investigación de incertidumbres en la dinámica de un proceso de aplicación de convertidores Buck con PWM y la ley de regularidad de proporcionalidad [9].

Se puede comentar, que los convertidores hoy en día seguirán vigentes debido a la tecnología de fuentes renovables, micro redes y autos eléctricos, por lo que, este proyecto pretende aportar información práctica más detallada. En este trabajo se describe el diseño y construcción de un convertidor tipo Buck para un inversor trifásico.

METODOLOGÍA

Para el diseño y construcción de la fuente Buck se desarrolló usando la siguiente metodología:

- Investigación documental
- Obtención de parámetros y planteamiento del diseño de la fuente Buck
- Diseño de la fuente Buck
- Simulación y construcción de la fuente Buck

- Pruebas y resultados
- Conclusiones

DESARROLLO

A continuación, se presenta en la Figura 6, un diagrama de bloques del inversor trifásico el cual tiene una forma de onda de salida cuasi cuadrada. El sistema se conecta a una fuente de corriente alterna monofásica, de ahí se convierte a corriente directa a través de una fuente reductora o también llamada fuente conmutada (Buck).

La fuente reductora variará el voltaje de salida de acuerdo con el ancho del pulso generado por FPGA, éste es la alimentación de voltaje del inversor trifásico. El FPGA estará programado por un algoritmo en VHDL que genere el ancho del pulso basado en una ecuación lineal de acuerdo con el requerimiento de entrada.

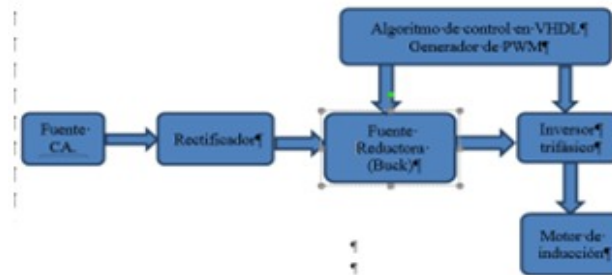


FIGURA 6. Diagrama a bloques completo del sistema que incluye la fuente Buck que alimenta al inversor trifásico. Fuente: Elaboración propia.

Para el diseño de la fuente conmutada tipo Buck, se hace referencia a las ecuaciones presentadas por Ballester [3], Mohan [2] y Rashid [10], todos describen un diseño de la misma fuente desde su experiencia y perspectiva, sus ecuaciones de diseño coinciden, sólo difieren en la asignación de variables.

Para la realización de la fuente reductora y el inversor, se decidió utilizar en el proyecto como elemento conmutador o interruptor al transistor MOSFET IRF 640, debido a sus tiempos de conmutación, voltaje y corrientes que soporta, la facilidad de obtener y el costo asociado.

Se obtuvieron los parámetros de diseño a partir de la carga a trabajar que es un motor de inducción trifásico teniendo las características que se muestran en la Tabla 1, de acuerdo con su placa de identificación:

Tabla 1. Características del motor trifásico.

Característica	Valor
Frecuencia en Hz	50 /60
Voltios	70
Corriente en Amperios	1.2 /1.1
Revoluciones por minuto	1395 / 1685
Inductancia interna	1.9 mH
Resistencia interna	19.5 Ohmios

También como parte del diseño es la red llamada red snubber, la cual sirve de protección contra las variaciones de corriente di/dt y voltaje dv/dt de los transistores MOSFET, para esta se utilizó la recomendación propuesta por Rashid [1].

Los datos importantes del motor a tomar en cuenta para el diseño de la fuente Buck y el inversor trifásico son: Frecuencia nominal = 50 Hz, Voltaje nominal = 70 V y Corriente nominal 1.2 A.

Tabla 2. Parámetros de diseño para la fuente conmutada reductora (Buck).

Símbolo	Valor	Unidades	Parámetro
I_T	1.5	Amperes (A)	Corriente de salida total de la fuente reductora
V_s	70	Voltios (V)	Voltaje de alimentación de la fuente reductora
V_a	30-70	Voltios (V)	Voltaje de salida de la fuente reductora
f_s	25	Kiloherz (KHz)	Frecuencia de conmutación del transistor IRF640
ΔI	.3	Amperes (A)	Corriente de rizo pico a pico en la bobina
C_{iss}	1300	Picofaradios (pF)	Capacitancia parásita del transistor IRF640
V_{GS}	15	Voltios (V)	Voltaje entre compuerta y fuente del transistor IRF640
t_r	51	Nanosegundos (nseg)	Tiempo de subida en el estado encendido del IRF640
t_f	36	Nanosegundos (nseg)	Tiempo de bajada en el estado de apagado del IRF640
ΔV_C	100	Milivoltios (mv)	Voltaje de pico a pico en el capacitor de la fuente reductora

Con los datos de la Tabla 2 y las fórmulas propuestas por [2-4], se calculan los valores de la capacitancia C y la inductancia L de la fuente reductora con las Ec. 7 y Ec. 8 respectivamente.

$$C = \frac{\Delta I}{8f\Delta V_c} = \frac{,3 A}{8(25 KHz)(100mV)} = 15 \mu F \quad (7)$$

Comercialmente este valor no se encuentra por lo que se aproxima a uno de 22 μF .

Para calcular el valor de la bobina se tiene:

$$L = \frac{V_{\min}(V_{in} - V_{\min})}{f\Delta IV_{in}} \quad (8)$$

Sustituyendo:

$$L = \frac{30(70V - 30V)}{(25 KHz),3A (70V)} = 2,3 mH$$

Ésta fue construida con un toroide, cuyo núcleo es de polvo de hierro, su característica principal es que soporta altas frecuencias de conmutación hasta 1 MHz que para el caso de la aplicación la frecuencia es de 25 KHz, por lo que cumple perfectamente con el propósito.

Enseguida también se calcularon los elementos eléctricos correspondientes al amortiguamiento del transistor, debido a la variación de corriente y voltaje di/dt y dv/dt .

Para la red de amortiguamiento (Snubber) se calculan los valores inductancia y capacitancia de acuerdo con [4], haciendo uso de las Ec. 9 y Ec. 10.

$$L_s = \frac{V_{in}t_r}{I_L} = \frac{70V(51nseg)}{1,5A} = 2,38\mu H \quad (9)$$

$$C_s = \frac{I_T t_f}{V_{in}} = \frac{1,5A (36 nseg)}{70V} = ,771nF \quad (10)$$

Para garantizar la protección, Rashid [4] recomienda multiplicar por tres este valor por lo que, el capacitor final queda propuesto de 2.3 nF [4].

El valor de la resistencia R_S se resuelve entonces con la fórmula 11 quedando como [4] Ec. 11:

$$R_s = \frac{1}{3fC_s} = \frac{1}{3(25KHz)(2,3nF)} = 5,7k\Omega \quad (11)$$

La Figura 7 muestra el circuito eléctrico, de la red de amortiguamiento que se utilizó con los datos antes calculados para protección del transistor MOSFET IRF640.

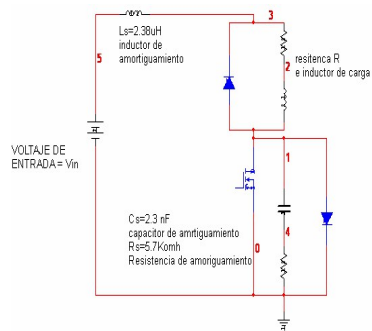


FIGURA 7. Circuito de protección para el transistor MOSFET IRF640. Fuente: Elaboración propia.

A continuación, se presenta en la Figura 8, el diagrama de la fuente conmutada reductora con los valores calculados anteriormente, cabe destacar que los elementos de circuito de la red de protección o de amortiguamiento fueron omitidos, con el fin de que la fuente no se vea tan saturada de dispositivos.

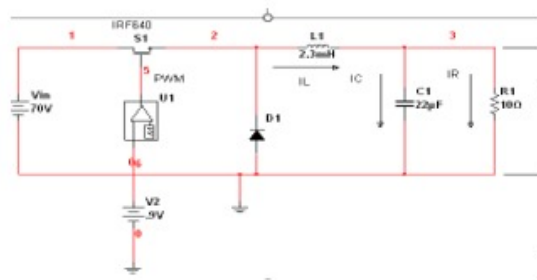


FIGURA 8. Diagrama eléctrico de la fuente reductora (*Buck*) con los valores calculados. Fuente: Propia.

La fuente reductora, mostrada en la Figura 8, antes de construirse fue simulada en el programa MultisimMR para ver que los cálculos de corrientes y voltajes estaban dentro lo esperado. A continuación, se muestra en la Figura 9, una gráfica del análisis transitorio de la fuente reductora, se tiene un índice de modulación del 50 %, lo cual con este índice se espera como valor medio de salida 35 voltios en la resistencia de salida. Se puede observar en la Figura 10, que el voltaje de salida inicia en un tiempo cero en 70 voltios y va cayendo hasta establecerse en un tiempo de 2 milisegundos en un valor de aproximadamente

35 voltios. Lo cual muestra la funcionalidad del circuito, así como el control del voltaje de salida con el índice de modulación.

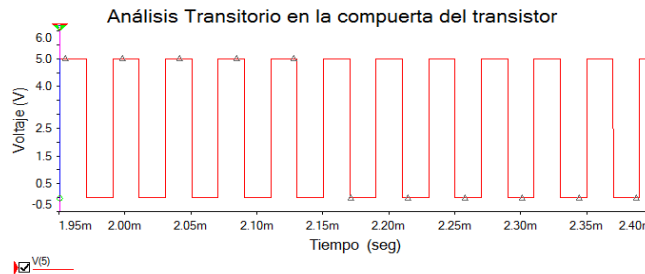


FIGURA 9. Simulación de los pulsos en la compuerta del transistor IRF640, magnitud de 5 Voltios y un índice de modulación de ancho del pulso del 50 %. Fuente: Propia.

Cabe señalar que el software utilizado para la simulación trae un circuito especial para la modulación basado en un voltaje de corriente directa como señal de referencia y una onda triangular como portadora a la cual hay que ponerle la fuente de referencia. El programa MultisimMR proporciona poca información del control de la fuente de corriente directa V2 de la Figura 8, sobre cómo obtener el grado de modulación, por lo que, a través de varias pruebas, se obtuvo una fórmula para calcular con el índice de modulación deseado, también el valor de la fuente de referencia y así obtener el valor esperado.

Haciendo referencia la Figura 8, y al circuito U1, la fórmula para calcular el valor de la fuente de referencia para el módulo de PWM del simulador se obtiene así: el dato inicial es el índice de modulación deseado, otro dato es el valor mínimo y máximo de la onda portadora triangular, así como la frecuencia de commutation, para este caso el valor de la amplitud de la onda triangular fue de -1 a 1 Voltios, a 25 KHz, ver la Ec. 12.

$$V2 = ((valor\ max - valor\ min) * (\% \ de\ modulación)) - 1 \quad (12)$$

Para aplicar un índice de modulación de 50 %, la fuente de referencia llamada V2 de la Figura 8, se calcula de la siguiente manera.

$$V2 = ((1 - (-1)(,5)) - 1$$

$$V2 = ((2)(,5)) - 1 = 0$$

El valor de la fuente de referencia del módulo PWM del simulador es de 0 voltios, para un índice de

modulación del 50 %. Este resultado puede observarse en la gráfica de la Figura 10.

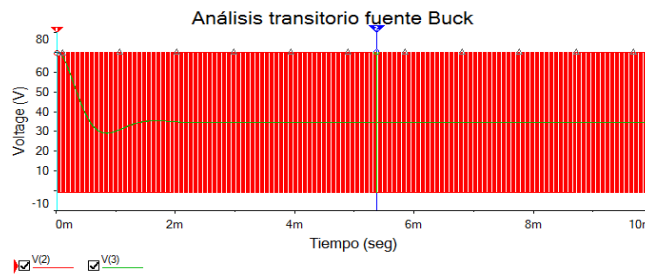


FIGURA 10. Simulación del voltaje de salida con un índice de modulación del 50 %. Fuente: *Elaboración propia.*

De la misma manera, se puede calcular con la fórmula de la Ec. 12 anterior, cualquier voltaje con el índice de modulación deseado, en este caso, para probar que la simulación funciona correctamente, se hicieron varias pruebas de salida de la fuente reductora. En la Figura 11, se muestra una modulación total de 100 % y el voltaje de salida esperado que es de 70 Voltios y en la Figura 12 una modulación del 10 %.

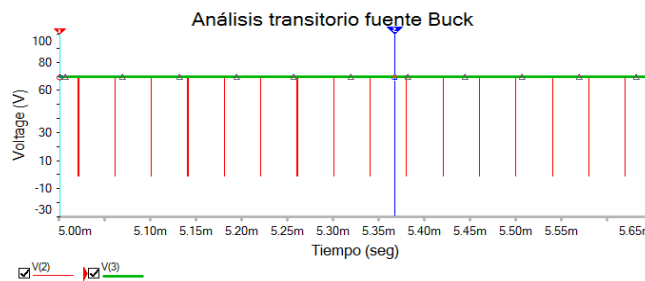


FIGURA 11. Simulación de la salida de voltaje de la fuente reductora cuando existe un índice de modulación del 100 %, el resultado son los 70 voltios. Fuente: *Elaboración propia.*

Se realizó la simulación con diferentes valores de la modulación del ancho del pulso y se pudo apreciar que en ningún momento la corriente en la bobina o inductor de la fuente reductora cae a cero, por lo que, se puede decir, que la fuente está trabajando en modo continuo, como se propuso. En la gráfica de la Figura 13 se muestra la corriente en la bobina.

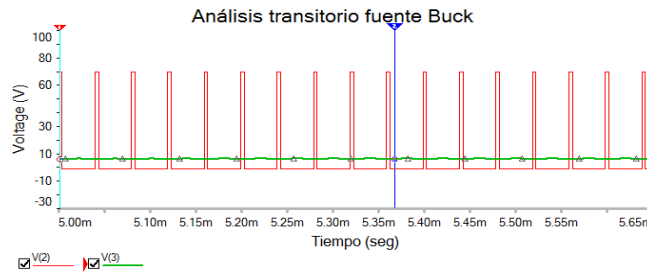


FIGURA 12. Simulación de los pulsos para una modulación de 10 % de 70 Voltios. Fuente: Elaboración propia.

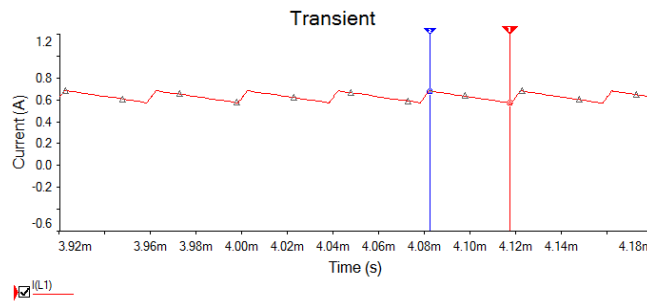


FIGURA 13. Simulación de la corriente en la bobina con modulación de 20 %. Fuente: Elaboración propia.



FIGURA 14. Circuito impreso de la fuente reductora (Buck). Fuente: Elaboración propia.

PRUEBAS Y RESULTADOS

Después de haber simulado la fuente reductora Buck, junto con sus protecciones respectivas, se procedió a la construcción de dichos circuitos. En la Figura 14, se muestra la distribución de componentes en el circuito impreso de la fuente reductora.

Asimismo, en la Figura 15, se presenta la construcción final de la fuente reductora (Buck) con su red de protección (snubber), fue realizada en una placa de baquelita. Se puede apreciar del lado derecho, el tamaño de la bobina del tipo toroide.

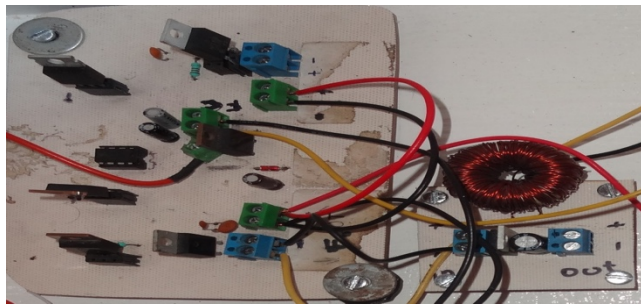


FIGURA 15. *Circuito impreso final de la fuente reductora (Buck). Fuente: Elaboración propia.*

El convertidor analógico a digital de ocho bits también fue primeramente simulado con el programa ProteusMR, la conversión del voltaje de 0 a 5 Voltios a ocho bits sirve de entrada para el FPGA, el cual procesa el dato para convertirlo a una modulación ancho de pulso. Después de que la simulación trabajó correctamente, se realizó el circuito impreso y luego su construcción en baquelita como se muestra en la Figura 16.



FIGURA 16. *Construcción del circuito impreso del convertidor analógico digital (CAD). Fuente: Elaboración propia.*

En la Figura 17, se puede observar la tarjeta Spartan Nexys 2 que contiene al FPGA, los cables muestran la unión a los circuitos antes mencionados. Se perciben los interruptores de encendido y apagado del control y potencia en la parte superior derecha, el potenciómetro en la parte superior izquierda, que proporciona el voltaje de 0 a 5 Voltios para el convertidor analógico digital, cuya salida binaria sirve para que el FPGA genere la modulación ancho de pulso deseada, también se observa la conexión con los relevadores y las salida PWM generadas para la fuente reductora (Buck) y el inversor trifásico, al centro de la Figura 17.

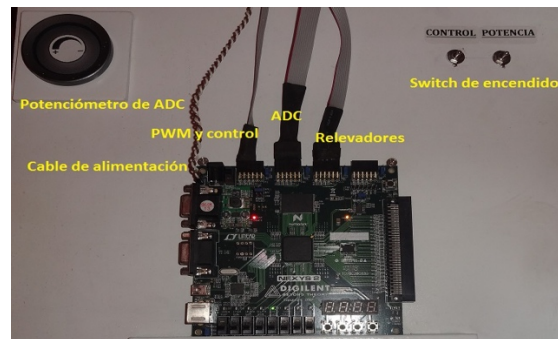


FIGURA 17. Tarjeta Spartan Nexys 2 que incluye al FPGA conectada a todos elementos. Fuente: *Elaboración propia.*

Otro módulo del programa principal es el encargado de sacar una señal PWM que activa la compuerta transistor Q1 de la fuente reductora Buck, la que permite la variación del voltaje de suministro al inversor trifásico.

En este proyecto se usa una señal PWM para controlar el voltaje de salida de un convertidor reductor (Buck), dependiendo del ciclo de trabajo de la señal de entrada éste variará el voltaje de salida. La señal PWM es proporcionada por la tarjeta FPGA NEXYS 2, para ello se creó un algoritmo que realiza esta acción. En la Figura 18, se puede ver el diagrama de flujo del algoritmo que se realizó.

Este algoritmo comienza con una lectura del CAD, ya que con éste se controla el ciclo de trabajo del PWM que a su vez controla el voltaje de salida de la fuente reductora Buck. Posteriormente, se debe de convertir la lectura obtenida en un valor decimal para trabajar con él.

Se utilizó la ecuación que se muestra en la Figura 19, que relaciona la entrada del ADC con el valor del ciclo de trabajo de la señal cuadrada. Además de una señal de 25 kHz y un ciclo de trabajo que va desde 30 % hasta 70 % de la fuente de alimentación que es de 70 Voltios, proporcionados por la fuente reductora Buck. Luego entonces el voltaje que alimentará al inversor podrá variar desde 21 hasta 50 Voltios.

Para obtener la frecuencia deseada se usó una variable, el cual incrementará el valor dependiendo de los pulsos del oscilador interno del FPGA. Si la frecuencia requerida es de 25 kHz y el oscilador interno

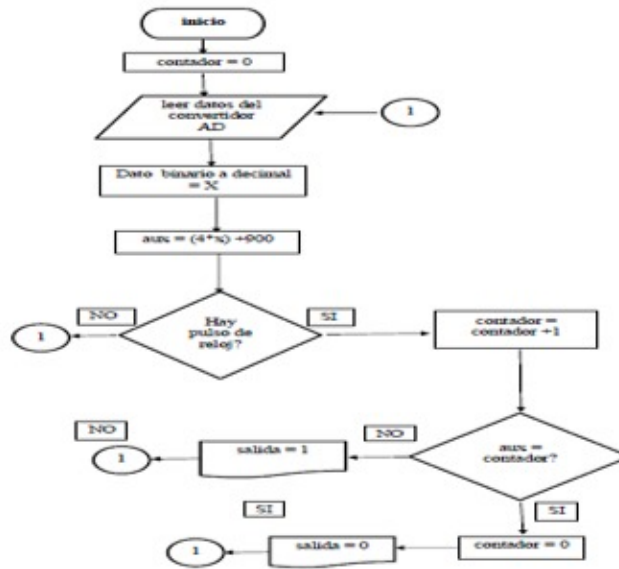


FIGURA 18. Diagrama de flujo del algoritmo PWM de la fuente reductora (Buck). Fuente: Elaboración propia.

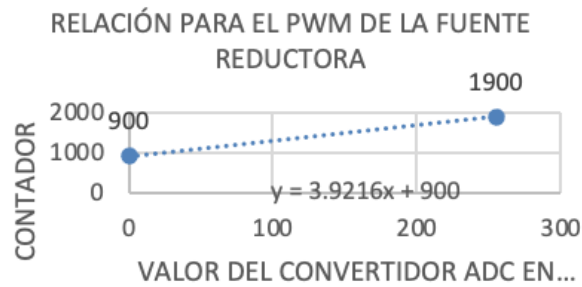


FIGURA 19. Relación de valor del convertidor analógico digital y la frecuencia de salida para la fuente reductora (Buck). Fuente: Elaboración propia.

es de 50 MHz, entonces se necesita que la variable incremente su valor hasta que llegue al valor 2000. También se generó otra variable que mueve el ciclo de trabajo y éste va desde 900 hasta 1900 para obtener un ciclo de trabajo de 30 % y 70 % respectivamente para la fuente Buck. Construida la fuente se tomaron 52 datos del voltaje de salida, el resultado se graficó como se muestra en la Figura 20, resaltando que tiene una relación bastante estrecha identificado por el coeficiente de determinación $R^2 = 0.99$.



FIGURA 20. Relación de valor del convertidor analógico digital y el voltaje de salida de la fuente reductora Buck. Fuente: Elaboración propia.

CONCLUSIONES

Se diseñó y construyó una fuente reductora tipo Buck, la cual alimenta a un voltaje de 21 a 50 voltios a un inversor trifásico, que cumple con lo propuesto para controlar en lazo abierto el motor trifásico.

El diseño de la fuente partió de las especificaciones del motor y al inversor trifásico.

La simulación permitió dar seguridad en la construcción de la fuente.

La red snubber es una medida de protección para el transistor de conmutación.

El algoritmo del PWM está basado en una ecuación lineal programada en VHDL.

Se obtuvieron 52 datos de muestra de voltaje, con ellos se hizo una gráfica de correlación mostrando el coeficiente de determinación de 0.99, que la aproximación es aceptable.

REFERENCIAS

- [1] M. H. Rashid, M. H. R. V. González, P. A. S. Fernández, and V. González, *Electrónica de potencia: circuitos, dispositivos y aplicaciones*. Pearson Educación, 2004.
- [2] N. Mohan, T. M. R. Undeland, P. William, M. U. Tore, P. R. William, and M. H. Rashid, *Electrónica de potencia convertidores, aplicaciones y diseño*. Mc Graw Hill, 2009.
- [3] E. Ballester and R. Piqué, *Electrónica de potencia (Principios fundamentales y estructuras básicas*. Alfa omega grupo editor, 2012.
- [4] M. H. Rashid, *Electrónica de potencia*. Pearson Educación, 2015.
- [5] C. D. la Cruz, M. B. Lema, X. del Toro García, and P. S. Roncero, “Energy storage integration with renewable energies: The case of concentration photovoltaic systems,” in *Environment, Energy and Climate Change II*. Springer, 2014, pp. 73–94.
- [6] R. Kosenko, “State of the art review of pv module-level power electronics,” 2015.
- [7] R. Dhanasekar and S. G. Kumar, “Sliding mode control with higher order strategy for buck converter in the presence of dynamic load,” *e-Prime-Advances in Electrical Engineering, Electronics and Energy*, no. ScienceDirect, p. 100339, 2023.
- [8] P. R. Baldivieso-Monasterios, M. S. Sadabadi, and G. C. Konstantopoulos, “Two-layer nonlinear control of dc/dc buck converters with meshed network topology,” *Automatica*, vol. 155, no. ScienceDirect, p. 111111, 2023.
- [9] Y. V. Kolokolov and A. V. Monovskaya, “Experimental identification of uncertainties in dynamics of pwm buck converter,” *IFAC-PapersOnLine*, vol. 48, no. ScienceDirect 11, pp. 366–371, 2015.
- [10] M. H. Rashid, *Power electronics: circuits, devices, and applications*. Pearson Education India, 2009.